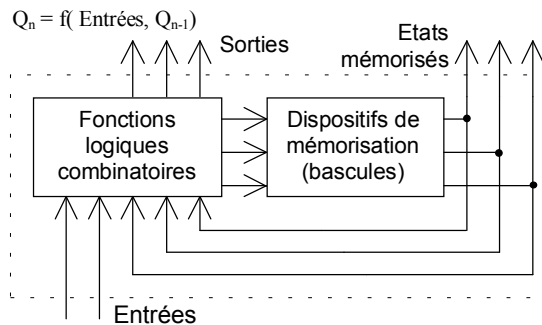


1. Présentation

Les circuits **logiques séquentiels**, à l'inverse des circuits combinatoires, sont des circuits dont la réaction ou l'état dépend des entrées mais *aussi des événements précédemment apparus dans le temps*. Ces circuits sont donc dotés de **dispositifs de mémorisation** d'états logiques.



Le circuit de mémorisation le plus répandu est la **bascule** ou **montage bistable**. Elle possède plusieurs entrées qui déterminent le passage de la bascule d'un état à l'autre (**basculement**), et dans la plupart des cas 2 sorties :

- une sortie normale notée Q ,
- une sortie inversée notée \overline{Q} .

Les sorties d'un circuit séquentiel complet peuvent être générées :

- directement par l'état des éléments mémorisés,
- par une fonction logique (combinatoire) de ces états.

2. Description du fonctionnement des bascules

La réaction des circuits séquentiels est décrite, comme les circuits combinatoires, par une **table de vérité** (on trouvera plus loin aussi une table des transitions). La différence réside par le fait que la réaction des sorties tient compte de l'état de ces sorties avant l'événement apparu sur les entrées. Le nom des sorties (Q, \overline{Q}) est donc associé à un **indice (n)** qui permet de placer l'état des sorties dans le temps :

- un indice **n** représente **l'état présent** de la sortie, l'événement relatif aux entrées ayant déjà eu lieu;
- un indice **n-1** représente **l'état** de la sortie **avant** l'occurrence de ce même événement.

3. Bascules asynchrones

Les bascules **asynchrones peuvent changer d'état à tout moment**, quand une entrée de commande change d'état. Un système asynchrone est assez difficile à concevoir et à dépanner, c'est pourquoi les bascules asynchrones sont utilisées dans des systèmes simples ou dans des applications particulières (ex.: circuit anti-rebonds). Dans l'étude de ces circuits, on considère que deux entrées indépendantes ne peuvent jamais changer d'état en même temps.

3.1. Bascule R-S

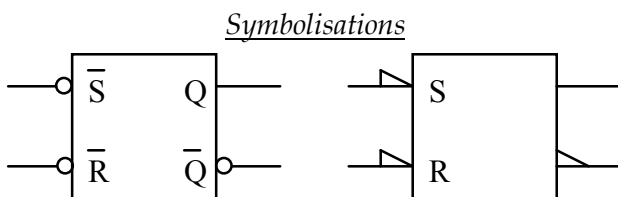


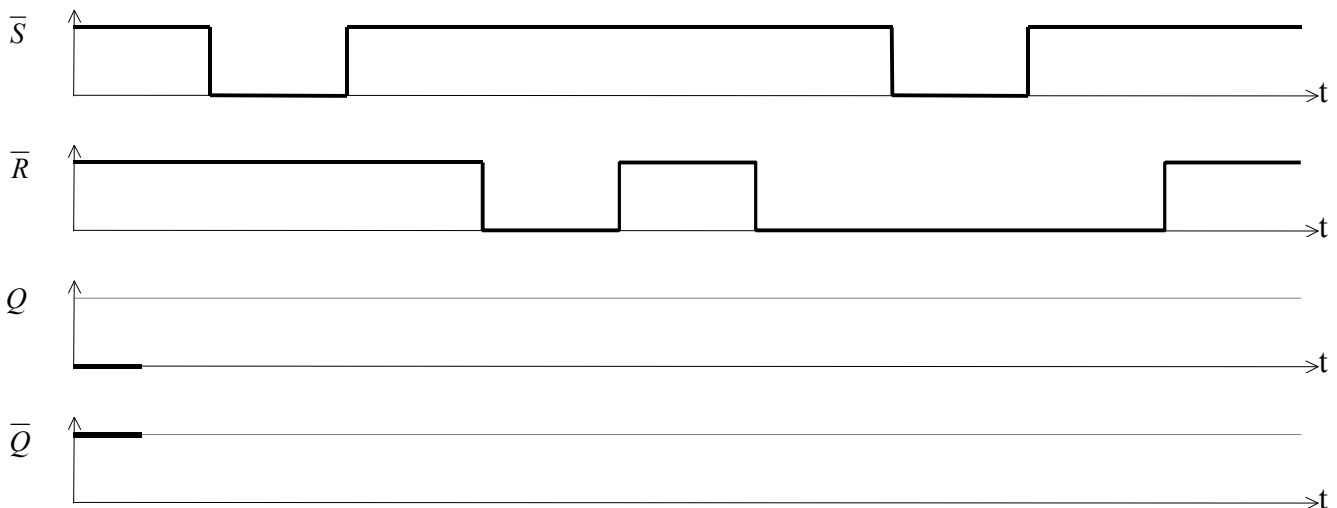
Table de vérité

		\bar{S}	\bar{R}	Q_n	\bar{Q}_n
S =	Mise à 1	0	0		
R =	Mise à 0	0	1		
		1	0		
		1	1		

Applications des bascules asynchrones

- Montage anti-rebonds
- Logique séquentielle : mémorisation d'événements asynchrones

Chronogrammes de fonctionnement d'une bascule asynchrone RS



4. Bascules synchrones

Dans un système synchrone, le moment exact où la sortie change d'état est commandé par un signal supplémentaire sur ses circuits: le **signal d'horloge**. Ce signal est généralement un signal carré, et est habituellement distribué à tous les étages du système, de sorte que la plupart des sorties changent d'état seulement quand le signal d'horloge effectue une transition.

Ces transitions, appelées **fronts**, sont identifiées sur un chronogramme au moyen d'une flèche dans le sens de variation du signal:

- \nearrow : le **front montant** ou transition positive caractérise un signal passant de 0 à 1;
- \searrow : le **front descendant** ou transition négative caractérise un signal passant de 1 à 0.

La bascule met à jour ses sorties en prenant en compte l'état des entrées de contrôle présent *juste avant* le front d'horloge.

4.1. Bascule J-K

Symbolisations

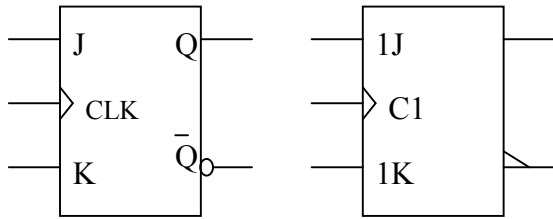


Table de vérité

		$C1$	$1J$	$1K$	Q_n
J =	Mise à 1	0	×	×	
K =	Mise à 0	1	×	×	
		$\overline{\uparrow}$	×	×	
		\uparrow	0	0	
		\uparrow	0	1	
		\uparrow	1	0	
		\uparrow	1	1	

Applications des bascules synchrones JK

- Synthèse de séquences synchrones (suites d'états ou d'événements cadencés)

4.1.1. Table des transitions

Elle définit les niveaux logiques à appliquer sur les entrées de contrôles J et K, afin de passer d'un état Q_{n-1} à un état Q_n après le front actif d'horloge.

Elle se déduit de la table de vérité de la bascule JK. Elle est utilisée pour la synthèse des circuits logiques synchrones.

(cf. Fiche méthode : « Synthèse d'une séquence numérique synchrone »)

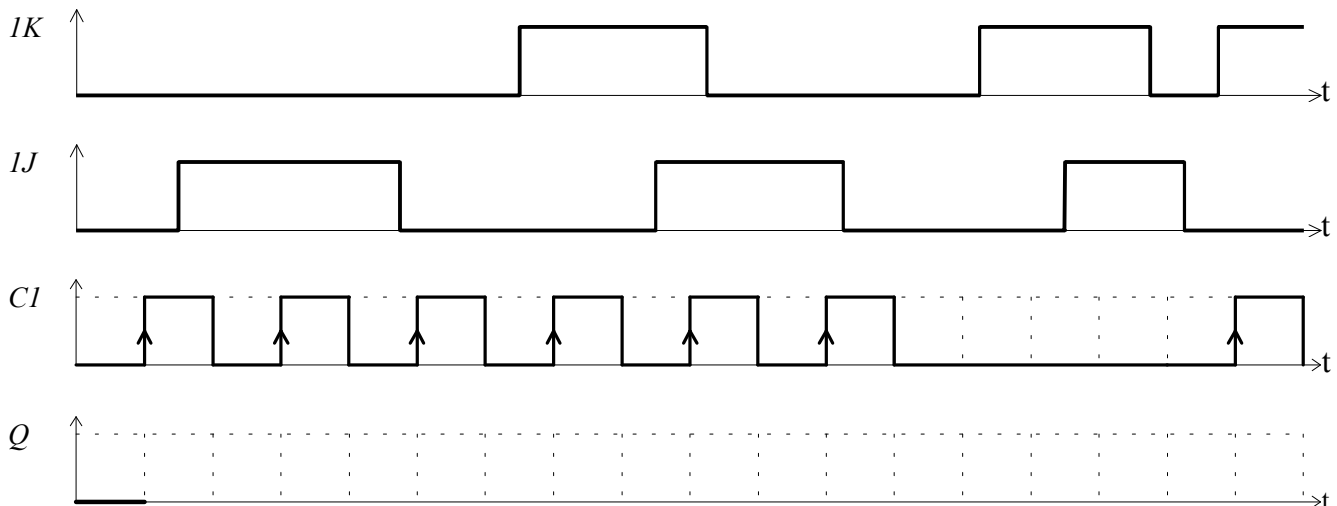
Q_{n-1}	Q_n	$1J$	$1K$
0	0		
0	1		
1	0		
1	1		

4.2. Entrées asynchrones sur bascules synchrones

Les entrées principales des bascules synchrones J-K et D sont dites synchrones car elles n'ont d'effet sur les sorties que sur un front actif du signal d'horloge.

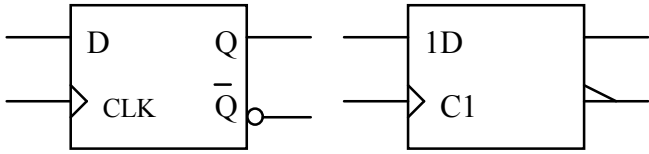
La majeure partie des bascules synchrones possèdent, en plus, des entrées asynchrones qui agissent indépendamment des entrées synchrones et du signal d'horloge. On a recours à de telles entrées pour forcer à tout instant la **Mise à 1** ou la **Remise à 0** de la bascule, quelles que soient les conditions d'entrées synchrones. Ces entrées sont parfois dites **prioritaires**.

Chronogrammes de fonctionnement



4.3. Bascule D synchrone (D-Flip-Flop)

Symbolisations



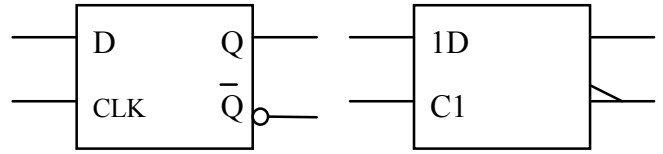
Horloge active sur **FRONT**

Table de vérité

D =		Q_n
CI	ID	
0	×	
1	×	
↓	×	
↑	0	
↑	1	

4.4. Bascule D transparente (D-Latch)

Symbolisations



Horloge active sur **NIVEAU**

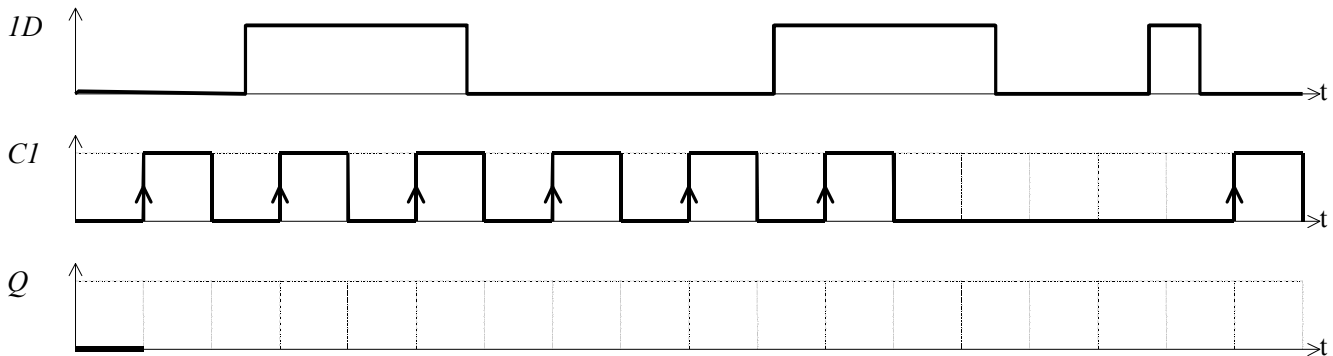
Table de vérité

CI	ID	Q_n
1	0	
1	1	
↓	×	
0	×	

Applications des bascules synchrones D flip-flop

- Mémorisation et verrouillage de données numériques

Chronogrammes de fonctionnement Bascules D-Flip-Flop



Chronogrammes de fonctionnement Bascule D-Latch

