

## 1. Introduction

La symbolisation logique suit le système développé par le International Electrotechnical Commission (IEC). La représentation est très efficace puisqu'elle montre la relation exacte entre chaque entrée et sortie des circuits numériques sans avoir à détailler la logique interne. Les fonctions logiques de base sont représentées par des symboles; pour la symbolisation de fonctions plus complexes, est utilisée la "notation de dépendance" qui spécifie les interrelations des entrées/sorties numériques.

## 2. Composition de la symbolisation

Un symbole comprend un contour ou une combinaison de contours avec un ou plusieurs symboles de qualification (fig. 1). Le but des symboles de qualification générale est de décrire avec précision la fonction logique de l'élément, et les plus utilisés sont listés dans la table 1. la direction privilégiée du flux de signal à travers les symboles et les circuits associés est de la gauche vers la droite; les entrées sont à gauche et les sorties à droite. Les exceptions à cette convention sont indiquées par des flèches sur les lignes de signaux montrant la direction du flux de signal, comme montré sur Fig. 12.

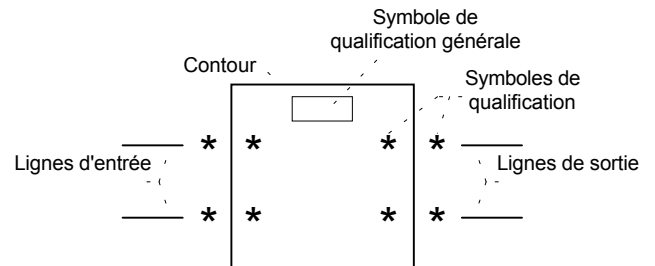


Fig. 1 Composition d'un symbole

Toutes les sorties d'un élément simple de symbole ont des états logiques internes qui sont déterminés par la fonction de l'élément, sauf indication contraire par un symbole de qualification associé.

Les éléments adjacents dans un symbole composé doivent être joints par une ligne frontalière commune. Lorsque cette ligne est parallèle à la direction du flux du signal, il n'y a aucune connexion logique entre les éléments, mais lorsque la ligne est perpendiculaire à la direction du flux de signal alors il existe au moins une connexion logique entre eux. Le nombre de connexions logiques entre les éléments est montré par les symboles de qualification, mais s'il n'y a de symbole de qualification sur aucun côté de la ligne commune alors les éléments ont juste une seule connexion logique.

Lorsqu'un symbole composé contient au moins une entrée commune à un ou plusieurs éléments, un bloc de contrôle commun peut être utilisé. Dans l'exemple de la Fig.2, le bloc de contrôle commun fournit une entrée à chacun des éléments placés sous lui, ceci peut autrement être qualifié par une notation de dépendance.

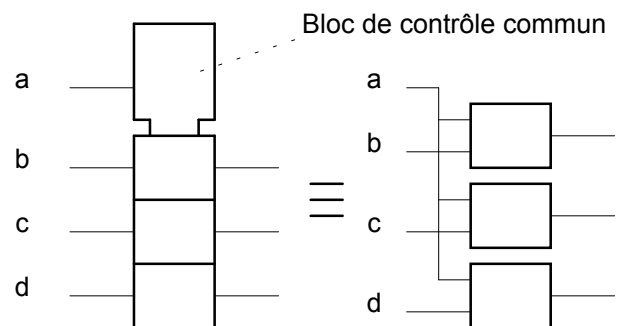


Fig. 2 Bloc de contrôle commun

Une sortie qui dépend de tous les éléments d'un symbole composé peut être décrite comme la sortie d'un élément de sortie commune. Cette partie de symbole est reconnaissable par une double ligne frontalière comme montré sur Fig. 3. L'élément de sortie commune pourrait avoir d'autres sorties. Sa fonction doit être indiquée par un symbole de qualification à l'intérieur du contour.

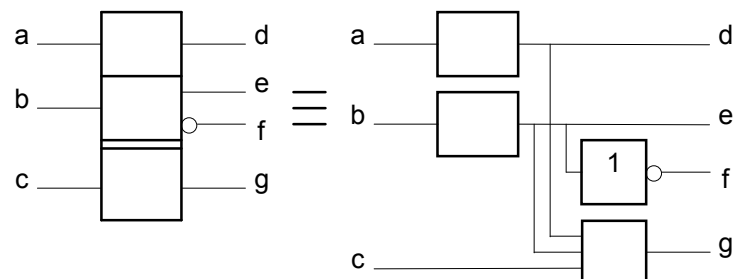



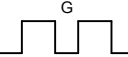




Fig. 3 Element de sortie commune

### 3. Éléments de qualification généraux

La **Table 1** ci-dessous montre les *symboles de qualification généraux* les plus utilisés. Ces caractères sont généralement placés près du centre haut d'un élément de symbole et définit la fonction logique qui est représentée par le symbole ou l'élément.

Symbole	Définition	
&	Élément ET. Si toutes les entrées sont au "1" logique interne	alors la sortie est au "1" logique interne
$\geq m$	Élément Seuil logique. Si au moins m entrées sont au "1" interne	alors la sortie est au "1" logique interne
$\geq 1$	Élément OU. Si au moins 1 entrée est au "1" logique interne	alors la sortie est au "1" logique interne
=m	Élément m de n. Sachant que $m < n$ ; si m entrées sont au "1" interne	alors la sortie est au "1" logique interne
=1	Élément OU Exclusif. Si seule une entrée est au "1" logique interne	alors la sortie est au "1" logique interne
=	Élément Identité logique. Si toutes les entrées ont le même état logique	alors la sortie est au "1" logique interne
$> n/2$	Élément Majorité. Si la majorité des entrées sont au "1" logique interne	alors la sortie est au "1" logique interne
2k	Élément Parité. Si le nbre d'entrées au "1" logique interne est PAIR	alors la sortie est au "1" logique interne
2k+1	Élément Non parité. Si le nbre d'entrées au "1" interne est IMPAIR	alors la sortie est au "1" logique interne
1	Élément Tampon SANS sortie amplifiée. Si l'entrée est au "1" interne	alors la sortie est au "1" logique interne
$\triangleright$ ou $\triangleleft$	Élément Tampon AVEC sortie amplifiée. Le triangle pointe dans la direction du flux de signal.	
	Détecteur double seuil. Trigger de Schmitt	
X/Y	Codeur ou convertisseur de code. X et Y doivent être remplacés par les indications appropriées des codes utilisés.	
MUX	Multiplexeur / Sélecteur de données	
DX	Démultiplexeur	
MUXDX	Sélecteur bidirectionnel	
$\Sigma$	Additionneur	
P - Q	Soustracteur	
CPG	Générateur de retenue	
$\Pi$	Multiplieur	
COMP	Comparateur	
ALU	Unité Arithmétique et Logique	
	Élément monostable redéclenchable	
$1$ 	Élément monostable non redéclenchable	
	Élément astable	
	Élément astable à départ synchrone	
	Élément astable à arrêt synchrone	
SRGm	Registre à décalage. "m" = nombre de bits.	
CTRm	Compteur binaire. "m" = nombre de bits (ou indication de la longueur de cycle $2^m$ )	
CTR DIV m	Compteur avec longueur de cycle = m; longueur de cycle=nombre d'étapes durant un cycle complet de comptage	
ROM <sub>m1xm2</sub>	Read Only Memory	m1 est le nombre de mots  m2 est le nombre de bits par mot
PROM <sub>m1xm2</sub>	Programmable ROM	
RAM <sub>m1xm2</sub>	Random Access Memory	
CAM <sub>m1xm2</sub>	Associative memory	
FIFO <sub>m1xm2</sub>	First-In / First-Out memory	
I=0	État "0" logique initial. Lorsque l'alimentation apparaît, l'élément passe au "0" logique interne	
I=1	État "1" logique initial. Lorsque l'alimentation apparaît, l'élément passe au "1" logique interne	
NV	Non Volatile. L'état logique interne est maintenu quelque soit l'état de l'alimentation ON ou OFF.	
$\Phi$	Élément très compliqué. Symbole "boîte noire", accompagné d'une expression explicative	

#### 4. Symboles de qualification pour entrées et sorties

En se référant à la table 2, symboles de qualification pour entrées et sorties, l'indicateur de négation logique est utilisé dans les diagrammes de logique pure pour indiquer qu'un "0" (ou "1") logique externe produit un "1" (ou "0") logique interne à l'entrée, ou qu'un "1" (ou "0") logique interne produit un "0" (ou "1") logique externe à la sortie.

L'indicateur de polarité est utilisé dans les diagrammes logiques détaillés pour indiquer quel niveau logique correspond au "1" logique interne. Il en suit:

- une entrée ou sortie AVEC indicateur de polarité indique que le niveau logique "L" (Low) correspond à un "1" logique interne.
- une entrée ou sortie SANS indicateur de polarité indique que le niveau logique "H" (High) correspond à un "1" logique interne.

Dans un réseau d'éléments, si le même symbole de qualification générale et le même symbole de qualification associé avec les entrées et sorties devaient apparaître à l'intérieur de chaque élément du réseau, alors ils ne seraient usuellement montrés que dans le premier élément. De la même façon, pour de grands éléments identiques avec des subdivisions, les subdivisions ne seraient montrées que dans le premier élément, Ceci afin de simplifier le réseau et faciliter la reconnaissance.

**Table 2** Symboles de qualification extérieurs au contour- Entrées et sorties

Symbole	Définition d'entrée ou sortie
	Négation logique à l'entrée. un "0" ("1") logique externe produit un "1" ("0") logique interne.
	Négation logique à la sortie. un "0" ("1") logique interne produit un "1" ("0") logique externe.
	Indicateur de polarité à l'entrée. Un niveau logique "L" (Low) ("H" (High)) produit un "1" ("0") interne.
	Indicateur de polarité à la sortie. Un "1" ("0") interne produit un niveau logique "L" (Low) ("H" (High)).
	Indicateur de polarité à une entrée
	Indicateur de polarité à une sortie
	Indicateur pour la direction du flux de signal: (a) de droite à gauche; (b) de bas en haut Sans indicateur de direction, le flux est par défaut de gauche à droite et de haut en bas.
	Flux d'information bidirectionnel (alterné)
	Connexion non logique Exemple: connexion de réseau Résistance - condensateur
	Entrée pour signaux analogiques
	Entrée pour signaux numériques (utilisé seulement pour éviter une confusion)

### 5. Symboles intérieurs au contour

La table 3 montre des symboles utilisés à l'intérieur des contours. D'autres symboles utilisés ne sont pas donnés car assez explicites. Généralement, ils sont associés à des opérations arithmétiques mais tous sont en accord avec le système IEC. Lorsqu'une information non standard est montrée à l'intérieur d'un contour, elle est entourée de crochets.

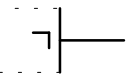
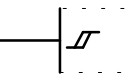
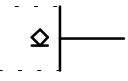
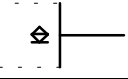
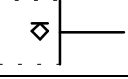
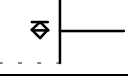
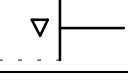
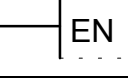
On peut voir dans la table 3 que les sorties collecteur ouvert, émetteur ouvert et trois états ont des symboles distincts. Notez qu'une entrée d'autorisation (EN) affecte toutes les sorties du circuit et n'a pas d'effet sur les entrées. lorsqu'une entrée d'autorisation affecte seulement certaines sorties et/ou une ou plusieurs entrées, une forme de notation de dépendance l'indiquera (voir "Notation de Dépendance, Dépendance en EN").

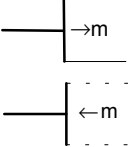
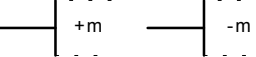
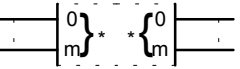
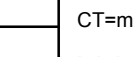
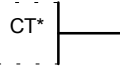

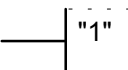
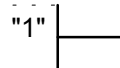
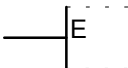
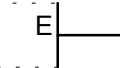
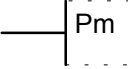
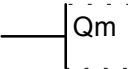
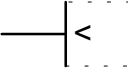
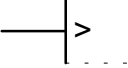
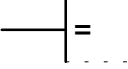
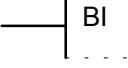
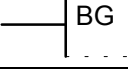
Un autre point important est qu'une entrée D est toujours la donnée d'un élément de stockage. Un "1" logique interne sur une entrée D lève l'élément de stockage à son état "1", et un "0" logique interne sur une entrée D baisse l'élément de stockage à son état "0".

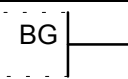
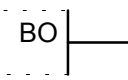
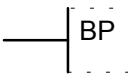
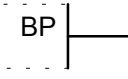
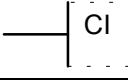
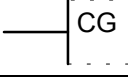
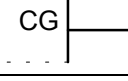
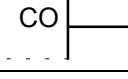
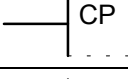
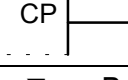
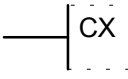
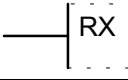

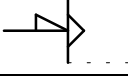
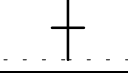
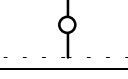
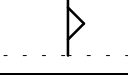
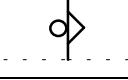
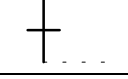

Les symboles décrits dans la table 3 doivent être utilisés pour indiquer les connexions internes entre les éléments logiques associés. Chaque connexion logique doit être décrite par un symbole de qualification sur un ou deux côtés de la ligne commune, cependant, si une confusion devait apparaître à propos du nombre de connexions, un des symboles de connexions interne doit être utilisé.

L'entrée interne (virtuelle) est une entrée prenant origine quelque part à l'intérieur du circuit et non connectée directement à une broche, et de la même façon la sortie interne (virtuelle) n'est pas connectée à une broche.

**Table 3** Symboles intérieurs au contour

Symbole	Explication
/	Slash. Séparateur utilisé dans les étiquettes d'entrée ou sortie. Doit être interprété comme un « ou bien ».
,	Virgule. Séparateur avec aucune signification logique
	Symbole de sortie retardée pour les éléments d'impulsion et verrouillage. Le changement de la sortie est retardé jusqu'à ce que l'entrée qui a entraîné le changement (e.g. une entrée "C") revienne à son niveau ou état initial.
	Entrée à deux seuils. Entrée avec hystérésis.
	Sortie ouverte avec niveau "L" (Bas) basse impédance. = Collecteur ouvert
	Sortie à tirage haut passive. Semblable à une sortie à niveau "L" basse impédance mais avec une résistance de tirage intégrée.
	Sortie ouverte avec niveau "H" (Haut) basse impédance.
	Sortie à tirage bas passive. Semblable à une sortie à niveau "H" basse impédance mais avec une résistance de tirage intégrée.
	Sortie 3 états
	Entrée de validation. Au "1" logique interne, toutes les sorties sont validées.. Au "0" logique interne: les sorties ouvertes sont OFF; les sorties 3 états conservent leur état logique interne défini, normal, mais fournissent un état externe haute impédance; toutes autres sorties sont au "0" logique interne.

R, S, C, T	Entrées de contrôle d'éléments bistables Contrôles R et S d'un élément bistable <b>asynchrone</b> . Une entrée de type S ou R est de type <b>Contrôle</b> si elle <b>ne dépend pas</b> d'une <b>entrée de type contrôle</b> d'élément bistable.
J, K, R, S, D	Entrées d'Informations d'éléments bistables Informations R et S d'un élément bistable <b>synchrone</b> . Une entrée de type S ou R est de type <b>Information</b> si elle <b>dépend</b> d'une <b>entrée de type contrôle</b> d'élément bistable.
	Entrée de décalage. La direction du décalage est : vers la droite ou vers le bas lorsque la flèche pointe vers la droite, ou vers la gauche ou le haut lorsque la flèche pointe vers la gauche. Le nombre doit être omis lorsque "m"=1.
	Entrée de comptage. Comptage et décomptage sont indiqués par + et - respectivement. Le nombre "m" est le comptage par commande et doit être omis quand "m"=1.
	Symbole de groupement de bits. "m" est la plus haute puissance de 2 dans le groupe.
	Entrée de contenu. Le "1" logique interne fixe l'élément à la valeur "m"
	Sortie de contenu. "*" est la valeur de l'élément qui lève la sortie au "1" logique interne. (ex. : CT=0, CT>5, CT≠4..9 )
	Symbole de groupement de lignes. Les entrées ou sorties rassemblées par ce symbole forment une entrée ou sortie logique simple.
	Entrée fixée. L'entrée est en permanence au "1" logique interne.
	Sortie fixée. Cette sortie est en permanence au "1" logique interne.
a .. g	Les 7 segments d'un élément d'affichage.
	Entrée d'extension. Entrée prévue pour la connexion à une sortie d'extension.
	Sortie d'extension. Sortie vers une entrée d'extension.
	Entrée opérande. Cette entrée représente un bit d'un opérande sur lequel une ou plusieurs fonctions mathématiques sont effectuées; "m" est l'équivalent décimal du poids du bit. Si les poids de tous les entrées Pm de l'élément sont des puissances de 2 alors "m" est l'exposant de la puissance de 2.
	Entrée opérande. Voir entrée Pm.
	Entrée "Inférieur à" vers un comparateur d'amplitude.
	Entrée "Supérieur à" vers un comparateur d'amplitude.
	Entrée "Égal à" vers un comparateur d'amplitude.
	Entrée de retenue (de soustraction) vers un élément arithmétique
	Entrée de génération de retenue (de soustraction) vers un élément arithmétique

	Sortie de génération de retenue (de soustraction) d'un élément arithmétique
	Sortie de retenue (de soustraction) d'un élément arithmétique
	Entrée de propagation de retenue (de soustraction) vers un élément arithmétique
	Sortie de propagation de retenue (de soustraction) d'un élément arithmétique
	Entrée de retenue (d'addition) vers un élément arithmétique
	Entrée de génération de retenue (d'addition) vers un élément arithmétique
	Sortie de génération de retenue (d'addition) d'un élément arithmétique
	Sortie de retenue (d'addition) d'un élément arithmétique
	Entrée de propagation de retenue (d'addition) vers un élément arithmétique
	Sortie de propagation de retenue (d'addition) d'un élément arithmétique
$\Pi$ $\Sigma$ P - Q	$\Pi$ : Résultat de multiplication, $\Sigma$ : Résultat d'addition   P - Q : Résultat de soustraction
[ ... ]	Information rajoutée
$\varphi_m$	Phase d'horloge. "m" est le numéro de phase d'horloge.
	Connexion pour condensateur(s) externe(s).
	Connexion pour résistance(s) externe(s).
	Entrée dynamique. Une transition du niveau logique "L" au niveau "H" produit un "1" logique interne transitoire. $\Rightarrow$ <b>Entrée active sur front montant</b>
	Entrée dynamique. Une transition du niveau logique "H" au niveau "L" produit un "1" logique interne transitoire. $\Rightarrow$ <b>Entrée active sur front descendant</b>
	Connexion interne. Un "1" logique sur le côté gauche produit un "1" logique sur le côté droit.
	Connexion interne inversée. Un "1" logique sur le côté gauche produit un "0" logique sur le côté droit.
	Connexion interne dynamique. Une transition du niveau logique "0" au niveau "1" sur le côté gauche produit un "1" logique interne transitoire sur le côté droit.
	Connexion interne dynamique. Une transition du niveau logique "1" au niveau "0" sur le côté gauche produit un "1" logique interne transitoire sur le côté droit.
	Entrée interne (virtuelle). Cette entrée est toujours au niveau logique "1" tant que ceci n'est pas surchargé ou modifié.
	Sortie interne (virtuelle). L'effet sur l'entrée interne connectée à cette sortie doit être indiqué par une notation de dépendance..

## 6. Notation de dépendance

### 6.1. Conventions générales de notation de dépendances

La notation de dépendances est l'outil puissant qui rend les symboles IEC compacts et significatifs. Avec les symboles IEC, les relations entre des entrées et d'autres entrées, entre des sorties et d'autres sorties, et entre entrées et sorties sont clairement illustrées sans la nécessité de montrer tous les éléments et interconnexions impliqués. L'information fournie par la notation de dépendance s'ajoute à celle fournie par les symboles de qualification pour une fonction d'élément.

Dans la notation de dépendance, les termes "affectant" et "affecté" sont utilisés. Dans les cas où il n'est pas évident de reconnaître quelles entrées doivent être sélectionnées comme étant les affectant ou affectées (ex.: si elle se rejoignent dans une relation ET), l'entrée la plus pratique a été choisie.

Les types de dépendance décrits dans cette section sont:

"G" (ET); "V" (OU); "N" (Complémentation ou OU-Exclusif); "Z" (Interconnexion);  
"C" (Commande); "S" et "R" (Set et Reset); "EN" (Validation); "M" (mode); "A" (Adresse)

Les règles générales appliquées à la notation de dépendance sont:

- l'entrée (ou sortie) affectant d'autres entrées ou sorties est étiquetée avec le symbole-lettre qui indique la relation impliquée (ex.: G pour un ET) suivi par un numéro d'identification convenablement choisi;

et

- chaque entrée ou sortie affectée par cette entrée affectante (ou sortie) est étiquetée avec ce même numéro.

Si deux entrées ou sorties ont la même lettre et le même numéro d'identification, ils sont reliés par un OU (voir Fig. 4).

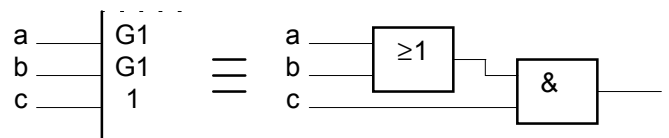


Fig. 4 OU affectant des entrées

Si une entrée ou sortie est affectée par plus d'une entrée affectante, chaque numéro d'identification séparé par une virgule apparaîtra dans l'étiquette de l'affectée. L'ordre de lecture normal de ces numéros est le même que la séquence des relations affectantes (voir Fig. 5).

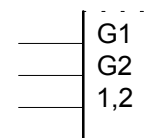


Fig. 5 Entrée affectée par plus d'une entrée

Si les étiquettes indiquant la fonction des entrées ou sorties sont des numéros, (ex.: sorties d'un codeur), le numéro d'identification des entrées affectantes et des entrées ou sorties affectées est remplacé par un autre caractère choisi pour éviter une ambiguïté, p.ex. des lettres grecques (voir Fig. 6).

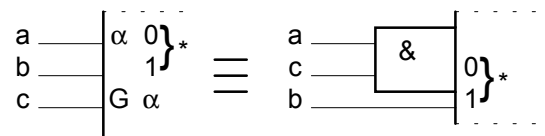


Fig. 6 Substitution pour des nombres

Si c'est le complément de l'état logique interne d'une entrée (ou sortie) qui affecte, alors une barre est placée au dessus du numéro d'identification aux entrées ou sorties affectées (voir Fig. 7).

Si l'entrée ou sortie affectée a une étiquette pour indiquer sa fonction (ex.: "D"), cette étiquette aura le numéro d'identification de l'entrée affectante comme préfix (voir Fig. 13).

### 6.2. Dépendance en G

La méthode traditionnelle pour montrer une relation ET était d'utiliser un dessin explicite de porte ET avec les signaux connectés à l'entrée de la porte. Avec la symbolisation IEC (voir Fig. 7), l'entrée "b" et l'entrée "a" sont associés en ET, et le complément de "b" est associé en ET avec "c". La lettre G a été choisie pour indiquer les relations ET, et est placée à l'entrée "b", à l'intérieur du contour. Un numéro considéré convenable par le concepteur (1 a été utilisé ici) est placé après la lettre G et aussi à chaque entrée affectée. Notez la barre au dessus du 1 à l'entrée "c".

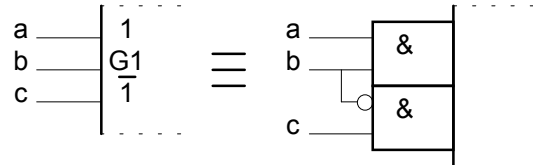


Fig. 7 Dépendance en G entre des entrées

Sur la Fig. 8, la sortie "b" affecte l'entrée "a" avec une relation ET. L'exemple du bas montre que c'est l'état logique interne de "b", non affecté par le signe de complémentation, qui est associé en ET.

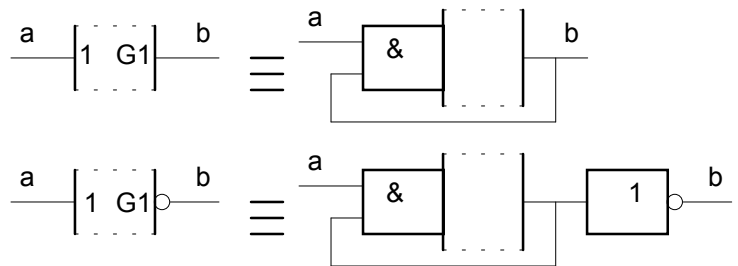


Fig. 8 Dépendance en G entre sorties et entrées

Sur Fig. 9, l'entrée "a" est associée en ET avec l'entrée dynamique "b".

Pour résumer la dépendance en G utilisant l'entrée G et le numéro m attribué: Quand une entrée Gm (sortie Gm) est au "1" logique interne, toutes les entrées et sorties affectées par Gm seront à dans leurs états logiques normalement définis. Quand l'entrée Gm (sortie Gm) est au "0" logique interne, toutes les entrées et sorties seront au "0" logique interne.

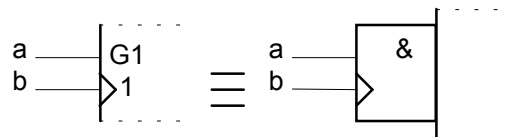


Fig. 9 Dépendance en G avec une entrée dynamique

### 6.3. Dépendance en V

Quand une entrée Vm (sortie Vm) est au "1" logique interne, toutes les entrées et sorties affectées par Vm sont au "1" logique interne. Quand L'entrée Vm (sortie Vm) est au "0" logique interne, toutes les entrées et sorties affectées par Vm sont dans leurs états logiques internes normalement définis (voir Fig. 10).

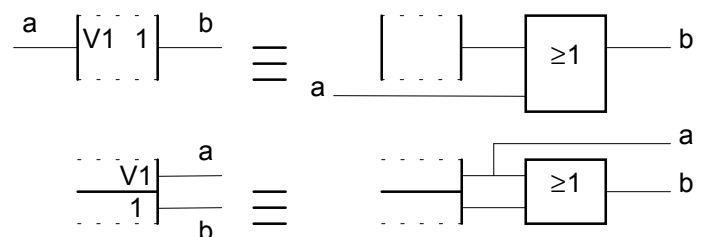


Fig. 10 Dépendance en V

### 6.4. Dépendance en N

Chaque entrée ou sortie affectée par une entrée Nm (sortie Nm) est opérée par un OU-Exclusif avec l'entrée Nm (sortie Nm) (voir Fig. 11).

Quand une entrée Nm (sortie Nm) est au "1" logique interne, l'état logique de chaque entrée et chaque sortie affectée par Nm est complétement. Quand une entrée Nm (sortie Nm) est au "0" logique interne, toutes les entrées et sorties affectées par Nm sont dans leurs états logiques internes normalement définis.

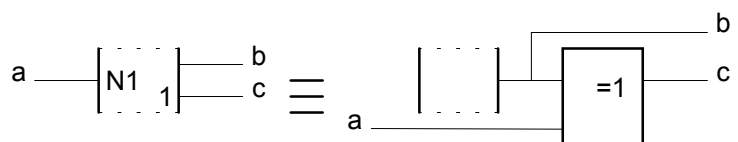


Fig. 11 Dépendance en N



### 6.5. Dépendance en Z

La dépendance d'interconnexion est utilisée pour indiquer une connexion logique interne entre des entrées, sorties, entrées internes et/ou sorties internes.

Toutes les entrées ou sorties affectées par une entrée Zm (sortie Zm) prendront le même état logique interne que l'entrée Zm (sortie Zm), jusqu'à modification par une notation de dépendance (voir Fig. 12).

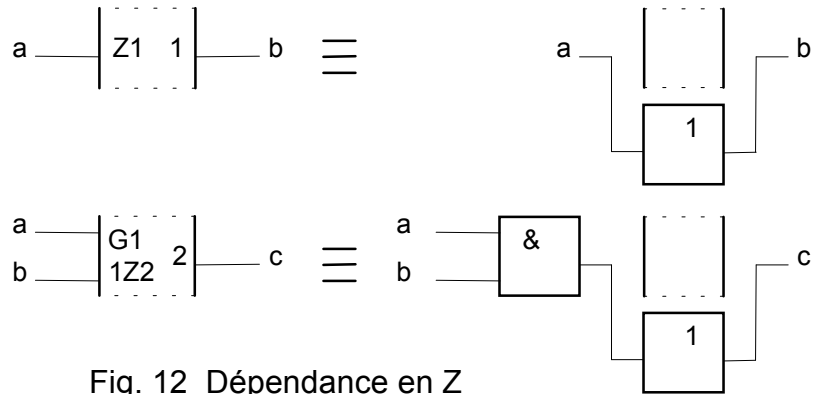


Fig. 12 Dépendance en Z

### 6.6. Dépendance en C

Les entrées de contrôle (ou commande) autorisent ou inhibent les entrées de données (D, J, K, R ou S) de l'élément de stockage (voir Fig. 13).

Lorsqu'une entrée Cm est au "1" logique interne, les entrées affectées par Cm ont leur effet normal sur la fonction de l'élément, donc ces entrées sont validées. Quand une entrée Cm est au "0" logique interne, les entrées affectées par Cm sont inhibées et n'ont pas d'effet sur la fonction de l'élément.

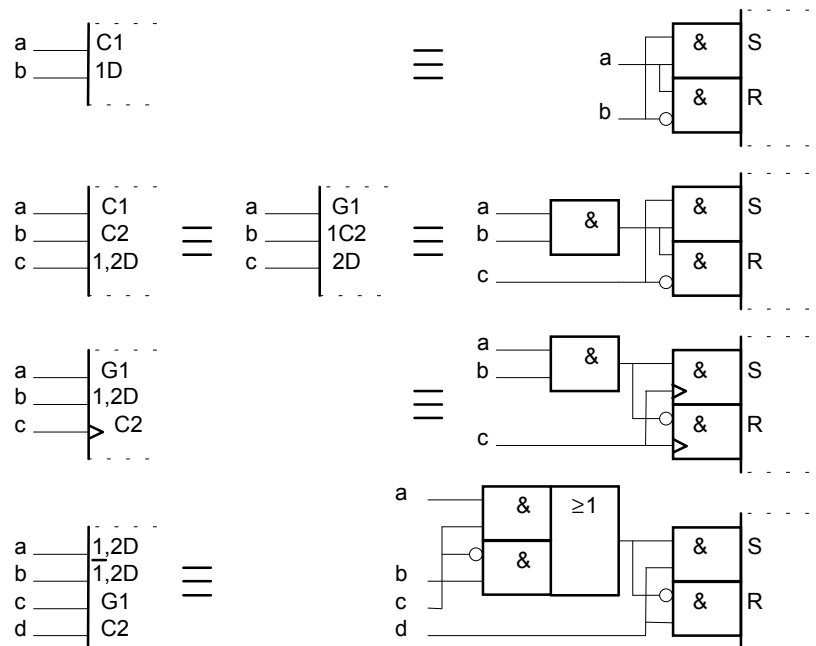


Fig. 13 Dépendance en C

### 6.7. Dépendance en EN

Une entrée ENm a le même effet sur les sorties qu'une entrée EN (voir Table 1) mais elle affecte les entrées et les sorties qui ont le numéro d'identification "m", alors qu'une entrée EN affecte toutes les sorties et aucune entrée.

L'effet d'une entrée ENm sur une entrée affectée est identique à une entrée Cm (voir Fig. 14).

Lorsqu'une entrée ENm est au "1" logique interne, les entrées et sorties affectées par ENm sont validées.

Lorsqu'une entrée ENm est au "0" logique interne, les entrées et sorties affectées par ENm sont inhibées; les sorties ouvertes sont OFF; les sorties à tirage passif sont au niveau "H" haute impédance; les sorties 3 états sont dans leurs états logiques internes normalement définis mais présentent en externe une haute impédance; et toutes les autres sorties (ex.: sorties totem-pole) sont au "0" logique interne.

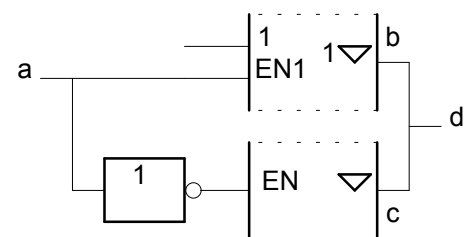


Fig. 14 Dépendance en EN

6.8. Dépendance en S et R

Les dépendances en Set et Reset sont utilisées si l'effet de la combinaison R=S=1 sur un élément bistable doit être spécifié. La Fig. 15a n'utilise pas les dépendances S ou R (? = non spécifié).

Lorsqu'une entrée Sm est au "1" logique interne, les sorties affectées par l'entrée Sm réagiront, quelque soit l'état d'une entrée R, comme si elles réagissaient normalement à la combinaison S=1, R=0 (voir Fig. 15b).

Lorsqu'une entrée Rm est au "1" logique interne, les sorties affectées par l'entrée Sm réagiront, quelque soit l'état d'une entrée S, comme si elles réagissaient normalement à la combinaison R=1, S=0 (voir Fig. 15c).

Les états des sorties non complémentaires dans les Fig. 15d et 15e sont seulement pseudo-stables. Le retour simultané des entrées à S=R=0 produit un état de sortie stable et complémentaire imprévisible.

Lorsqu'une entrée Sm ou Rm est au "0" logique interne, elle n'a aucun effet.

6.9. Dépendance en M

La dépendance de Mode indique que l'effet d'entrées et sorties particulières d'un élément dépend du mode dans lequel l'élément fonctionne.

Si une entrée ou sortie a le même effet dans différents modes de fonctionnement, les numéros d'identification des entrées affectantes Mm pertinentes apparaîtront entre parenthèses, séparés par des Slashes, dans l'étiquette de cette entrée ou sortie affectante (voir Fig. 20).

6.9.1. Entrées affectantes en dépendance en M

Lorsqu'une entrée Mm (sortie Mm) est au "1" logique interne, les entrées affectées par cette entrée Mm (sortie Mm) sont validées.

Lorsqu'une entrée Mm (sortie Mm) est au "0" logique interne, les entrées affectées par cette entrée Mm (sortie Mm) sont inhibées. Quand une entrée affectante a plusieurs jeux d'étiquettes séparées par des Slashes (ex.: C4 / 2→ / 3+), tout jeu dans lequel le numéro d'identification de l'entrée Mm (sortie Mm) à "0" apparaît n'a aucun effet et doit être ignoré. Ceci représente l'inhibition de certaines fonctions d'entrées multifonctions.

Le circuit de la Fig. 16 a 2 entrées, "b" et "c", celles-ci contrôlent un des 4 modes (0, 1, 2 ou 3) qui existera à chaque instant. Les entrées "d", "e" et "f" sont des entrées D sujettes à des commandes dynamiques (horloge) par l'entrée "a". Les numéros 1 et 2 identifient le mode de fonctionnement, et ainsi les entrées "e" et "f" sont validées seulement dans le mode 1 (pour chargement parallèle) et l'entrée "d" est validées seulement dans le mode 2 (pour le chargement série). L'entrée "a" a trois fonctions: c'est l'horloge pour entrer les données; dans le mode 2, il provoque un décalage à droite des données (décale en s'éloignant du block de contrôle); et dans le mode 3, elle a pour effet d'incrémenter le contenu du registre de 1.

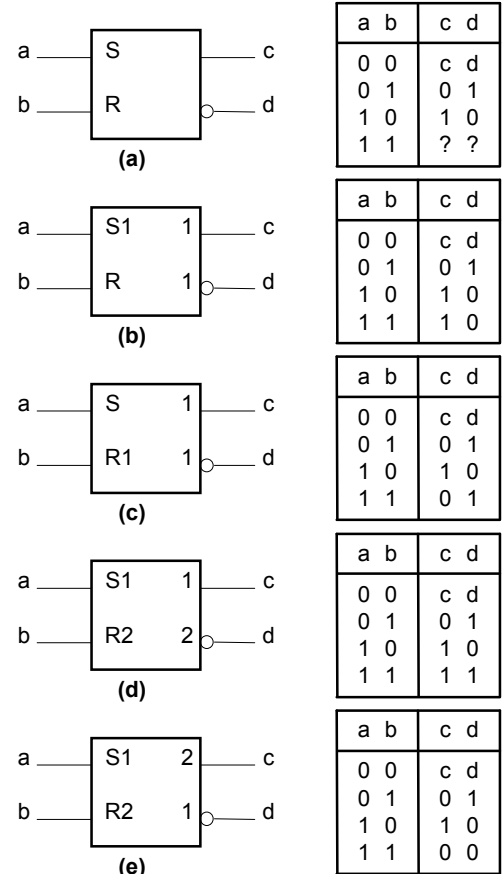
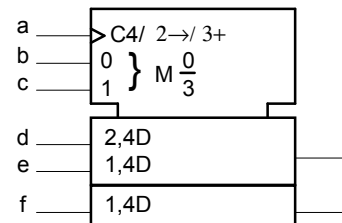


Fig. 15 Dépendance en S et R



Toutes les opérations sont synchrones

**Mode 0 (b=0, c=0):**

Les sorties restent dans leur état puisque les entrées n'ont aucun effet.

**Mode 1 (b=1, c=0):**

Le chargement parallèle prend place à travers les entrées "e" et "f".

**Mode 2 (b=0, c=1):**

Décalage vers le bas et le chargement série prend place à travers l'entrée "d".

**Mode 3 (b=1, c=1):**

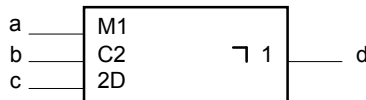
Le comptage prend place par incréments de 1 par signal d'horloge.

Fig. 16 Dépendance en M sur les entrées

## 6.9.2. Dépendances en M affectant les sorties

Lorsqu'une entrée Mm (sortie Mm) est au "1" logique interne, les sorties affectées seront validées.

Lorsqu'une entrée Mm (sortie Mm) est au "0" logique interne, les sorties affectées sont inhibées. Quand une entrée ou sortie a plusieurs jeux de labels différents séparés par des Slashes (ex.: 2,4/3,5), tout jeu dans lequel le numéro d'identification de l'entrée Mm (sortie Mm) à "0" apparaît doit être ignoré.



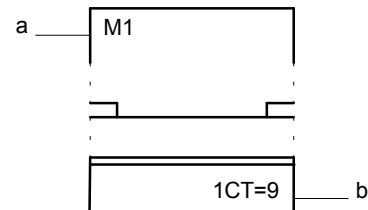
### Mode 1 (a = 1):

Le symbole de sortie retardée est effectif seulement dans le mode 1 et par conséquent la fonction agit comme un élément D synchronisé sur une impulsion.

### Mode 1 (a = 0):

Le symbole de sortie retardée est effectif seulement dans le mode 1 et toutefois la fonction agit comme un élément D synchronisé sur une impulsion.

Fig. 17 Type Flip-Flop déterminé par un Mode



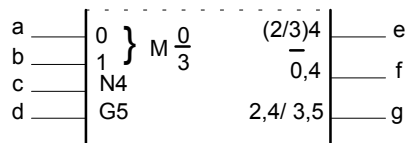
### Mode 1 (a = 1):

La sortie "b" est un "1" logique interne seulement si le contenu du registre vaut 9.

### Mode 1 (a = 0):

Puisque la sortie "b" est placée dans le bloc d'état commun avec aucune fonction définie en dehors du mode 1, cette sortie est au "0" logique interne quelque soit le contenu du registre.

Fig. 18 Inhibition d'une sortie du bloc d'état commun



Les entrées "a" et "b" sont pondérées binaire pour générer les numéros 0, 1, 2 ou 3 afin de déterminer lequel des 4 modes est en cours.

### Mode 0 (a=0, b=0):

Puisqu'aucune étiquette de sortie ne contient 0, les sorties sont dans leurs états internes normalement définis. L'étiquette de la sortie "f" contient un \0 et ceci signifie que la sortie "f" est affectées par tous les modes sauf le mode 0.

### Mode 1 (a=1, b=0):

Seule la sortie "f" est affectée par le mode 1 et est aussi affectées par l'entrée "c" (N4).

### Mode 2 (a=0, b=1):

Les sorties "e" et "g" sont affectées dans ce mode. Elles sont aussi affectées par l'entrée "c" (N4) qui signifie que L'état logique interne de la sortie sera complémenté à N4 = 1. La sortie "f" est affectée puisque M0 est à son état interne "0". De plus, la sortie "f" est affectée par l'entrée "c" (N4).

### Mode 3 (a=1, b=1):

Toutes les sorties sont affectées dans ce mode, avec les sorties "e" et "f" aussi affectées par l'entrée "c" (N4) et l'entrée "d" affectant aussi la sortie "g".

Fig. 20 Relations dépendantes affectées par Mode