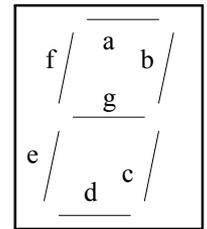


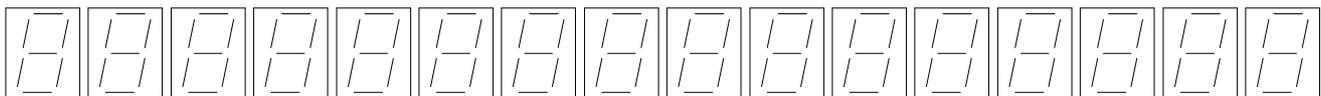
## 1. Exercice

L'étude porte sur un décodeur Hexadécimal (0 à 9, A à F) → 7 segments.

L'entrée reçoit une valeur **hexadécimale**, codée en binaire sur 4 bits D, C, B, A, la sortie fournit 7 états correspondants à chaque segment d'un afficheur nommés a, b, c, d, e, f et g, suivant le schéma ci-contre. Une sortie à 1 représente l'allumage de la LED, une sortie à 0 représente son extinction.



- 1.1. Pour chacune des valeurs hexadécimales disponibles en entrée (codées en binaire), représenter l'afficheur tel qu'il doit apparaître pour qu'un utilisateur lise la valeur "en clair".



- 1.2. Établir la table de vérité correspondant à ce circuit décodeur.
- 1.3. Établir le tableau de Karnaugh de chacune des sorties de la table de vérité. Déterminer les groupements optimaux pour la simplification et en déduire les équations des sorties du décodeur.
- 1.4. Tracer le schéma électronique à partir des circuits (Non, Ou, Et, ...) de votre choix, tout en optimisant le nombre final de composants, sachant que l'on trouve dans un circuit intégré:
- 4 portes logiques à 2 entrées
  - 3 portes logiques à 3 entrées
  - 2 portes logiques à 4 entrées

## 2. Exercice

L'étude porte sur un décodeur BCD (ou DCB = Décimal Codé en Binaire) → 7 segments.

L'entrée reçoit une valeur **décimale** codée en binaire sur 4 bits D, C, B, A, la sortie est du même type 7 segments. On suppose que les 6 états correspondants à A à F ne seront jamais utilisés en entrée, l'état de l'afficheur est alors **indifférent**.

Reprendre les questions 1.1. à 1.4. de l'exercice précédent pour ce type de décodeur.

Retrouver ce que représenteront les afficheurs 10 à 15 avec le circuit obtenu.

